

WCDMA 系统数字中频调制器的设计

聂 伟 石 磊 王 琳

(北京化工大学信息科学与技术学院, 北京 100029)

摘 要: 文中介绍了一种采用 AD6622、AD9772A 数据映射网络和整形滤波器设计数字中频调制器的方案, 给出了各部分在 WCDMA 系统中的设计方法, 着重介绍了该数字中频调制器中四通道发射信号处理器 AD6622 的具体应用。所设计的数字中频调制器能够很好地满足 WCDMA 的系统要求。

关键词: 数字中频; 调制; D/A 转换器; AD6622; AD9772A

中图分类号: TN761

引言

从上世纪 90 年代以来, 数字调制技术在通信系统中一直占据着非常重要的地位, 它的优劣决定了一个通信系统的性能, 特别是当前第三代移动通信技术更加离不开数字调制解调技术的发展。数字调制技术与模拟调制技术相比, 具有更好的抗噪声性能、更强的抗信道损耗性能, 更容易复用不同形式的信息和更好的安全性。第三代移动通信技术中的 WCDMA 系统采用分组业务, 支持多业务的多媒体终端, 具有通信容量大、数据传输速率高等特点^[1], 但是现有通信系统的调制器满足不了该系统的要求, 因此需要设计功率效率和带宽效率更高的满足系统要求的数字中频调制器。

文献[2]简要介绍了 AD 公司生产的 AD6622 芯片在数字中频调制器中的应用方案。文献[3]介绍了 AD9772A 芯片的特点及其应用情况。本文根据 WCDMA 系统要求, 提出一种采用 AD6622、AD9772A 以及外围电路设计的数字中频调制器, 实现 4 相移键控(QPSK)调制方式。该方案与采用模拟方式实现的 QPSK 调制方式^[4]相比, 具有处理灵活、相位处理容易、控制精度高等优点; 并且和采用直接数字频率合成(DDS)技术^[5]或者基于数字信号处理器(DSP)的软件算法^[6]实现数字调制方式相比, 具有更高的频谱利用率和信道效率, 数据处理带宽更宽, 处理速度更高, 能够处理语音、数据、视频和

图像等多媒体业务信息, 满足了 WCDMA 系统的性能要求。

数字中频调制器硬件结构如图 1 所示, 主要包

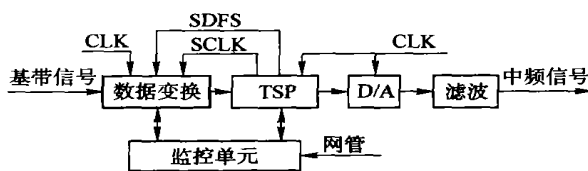


图 1 数字中频调制器结构框图

Fig. 1 Configuration of digital IF modulator

括以下几个部分: 数据变换、数字上变频器、高速 D/A 转换器、模拟滤波器以及监控单元等。其中, 数据变换通过数据映射网络完成, 目的是使输入的数字基带信号满足数字上变频器的带宽要求。数字上变频器选用 AD 公司的 AD6622 芯片, 它完成基带信号到中频信号的数字变频。D/A 转换器选用 AD9772A 芯片, 它将数字中频转换成模拟中频。数字滤波器滤除带外干扰噪声。监控单元对整个调制器进行配置和管理。

1 AD6622 在系统中的应用

本设计方案采用了单片 AD6622 的设计方法, 因此需要解决如何协调使用单个芯片内部的四个信道、如何实现成形滤波器和如何选择信道参数控制字等问题。

1.1 AD6622 参数介绍

四通道发射信号处理器 AD6622 是 AD 公司的一种能完成数据内插、脉冲整形与滤波、正交调制以及频率调谐的信号处理器。AD6622 用于连接数字信号处理器(DSP)和高速数模转换器(DAC), 片内

收稿日期: 2004-09-27

第一作者: 男, 1960 年生, 副教授

E-mail: shilei@grad.buct.edu.cn

集成四个独立的发射信号处理器 (TSP)、同步电路 和宽带加法器,芯片内部结构如图 2 所示。

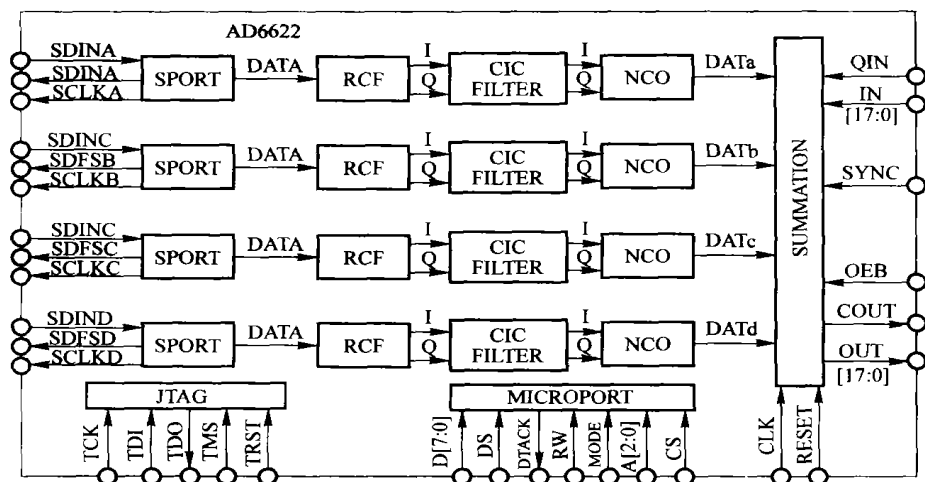


图 2 AD6622 内部结构

Fig. 2 Configuration of AD6622

AD6622 芯片的关键参数如下

系统时钟

$$f_{CLK} = 75 \text{ Mps}$$

数控振荡器(NCO)输出数字中频 f_{IF}

$$- \frac{f_{NCO}}{2} f_{IF} + \frac{f_{NCO}}{2}$$

NCO 实数模式时钟

$$f_{NCO} = f_{CLK}$$

NCO 复数模式时钟

$$f_{NCO} = 0.5 f_{CLK}$$

串行端口帧同步时钟和串行端口时钟 f_{SCLK}

$$32 f_{SDFS} \quad f_{SCLK} \quad 0.5 f_{CLK}$$

1.2 AD6622 信道选择和滤波器设计

在 WCDMA 系统中,系统带宽要求比较高,基带速率为 3.84 Mps,单个 TSP 信道不能满足要求。因为,如果取基带数据流速率为 WCDMA 基带信号的速率,即 $f_{SDFS} = 3.84 \text{ Mps}$, $f_{CLK} = 63.15 \text{ Mps}$,且采用 AD6622 中的一个 TSP 传输,则有 $f_{SCLK} = 32 \times f_{SDFS} = 122.88 \text{ Mps} > 0.5 f_{CLK}$ 显然系统时钟不满足条件(5)。这里解决的办法是将基带信号均匀分配给四个信道,这时每个信道的输入数据速率为 0.96 Mps,如果取 $f_{SCLK} = 32 \times f_{SDFS}$

则 $f_{SCLK} = 32 \times f_{SDFS} = 30.72 \text{ Mps} < 0.5 f_{CLK}$ 满足条件。

由于系统时钟不满足要求,并且系数可编程内插滤波器(RCF)没有足够的时间和数据存储空间来实现系统所需的成形滤波,因此需要利用 AD6622

的四个信道实现阶数比较高的成形滤波器。根据系统要求选择 32 阶的 blackman 窗,但芯片的脉冲响应时间 N_{RCF} 必须满足以下条件

$$N_{RCF} \geq \min \left(\frac{L}{2}, 16 \times L_{RCF}, 128 \right) \quad (6)$$

$$L = L_{RCF} \times L_{CIC5} \times L_{CIC2} = \frac{N_{TSP} \times f_{CLK}}{f_{IN}} \quad (7)$$

其中 $\frac{L}{2}$ 表示计算的时间, $16 \times L_{RCF}$ 表示数据存储大小, 128 表示系数存储器大小。 L_{RCF} 为 RCF 的内插因子, L_{CIC2} , L_{CIC5} 分别为二阶、五阶梳状级联积分滤波器 CIC2 和 CIC5 的内插因子。

可见,选择的 N_{TSP} 越大, L 就越大,计算时间就越长;若将 L 更多的分配给 L_{RCF} , 数据存储空间就越大,对 N_{RCF} 的限制越小。

这里也采用四个信道共同使用来解决时钟和存储空间问题。在 WCDMA 系统中,输入数据速率为 3.84 Mps,则对于每个信道有

$$f_{SDFS} = \frac{3.84}{4} \text{ Mps} = 0.96 \text{ Mps} \quad (8)$$

$$32 \times f_{SDFS} = 30.72 \text{ Mps} < \frac{1}{2} f_{CLK}$$

满足系统对时钟要求;而

$$N_{TSP} = 4 \text{ ms}$$

$$f_{CLK} = 63.15 \text{ Mps}$$

$$f_{IN} = 3.84/4 = 0.96 \text{ Mps}$$

$$L = 64 \text{ ms}$$

$$N_{RCF} = 32 \text{ ms}$$

也满足系统对滤波器阶数的要求。

经过 TSP 四个信道处理后,必须对它们进行求和,输出满足系统要求的数字中频调制信号。

1.3 AD6622 控制字设置

1.3.1 处理启动计数器的设置 为了保证任何时刻四个信道的输出之和为正常的输出,四个信道不能同时启动,而应该逐个延时一个数据输入周期($1/(3.84 \times 10^6)$),即 16 个系统时钟周期。因此,四个信道的计数器 Counter 1、Counter 2、Counter 3 和 Counter 4 的计数值分别设置为 1,17,33 和 49。即当系统第 1 个、17 个、33 个和 49 个时钟到来时,依次启动 TSP1, TSP2, TSP3, TSP4。

1.3.2 频率控制字的设置 四个信道的 NCO 频率相同。NCO 频率由所选模拟中频、D/A 芯片共同决定。假设选择 71.4 MHz 模拟中频,D/A 芯片为 AD9772A,并采用其高通模式,则 NCO 频率为

$$f_{IF} = 71.4 \text{ MHz} - 63.15 \text{ MHz} = 8.25 \text{ MHz}$$

该频率介于 $\left[-\frac{f_{CLK}}{2}, +\frac{f_{CLK}}{2}\right]$ 之间,不会发生混叠。

由关系

$$f_{IF} = f_{CLK} \times \frac{f_{NCO}}{2^{32}} \quad (9)$$

$$\text{有 } f_{NCO} = \frac{f_{IF}}{f_{CLK}} \times 2^{32} = 2171550$$

1.3.3 相位偏移控制字的设置 四个信道的启动时刻不同,相应的各个 NCO 启动时间也不同。因此,在某一时刻,要想得到正确输出结果,四个 NCO 必须有一定的初始相位差,以保证这一时刻它们的相位相同。所有 NCO 输出数学表达式为

$$\cos(2\pi \times f_c \times \phi) \quad (10)$$

其中,相位 ϕ 值与 16 位的控制字 NCO.PhaseOffset 的决定关系如下,

$$\phi = \frac{2\pi}{2^{16}} \times \quad (11)$$

其中 f_c 为中频信号的频率, ϕ 为相位控制字的频率。设 NCO1, NCO2, NCO3, NCO4 的初始相位为 $\phi_1, \phi_2, \phi_3, \phi_4$; 且 $\phi_1 = 0$ 。当第 17 个时钟到来时 NCO2 刚好启动,满足

$$\phi_1 + K \times 2\pi = \phi_2 \quad (12)$$

则有

$$\text{mod}\left(2\pi \times f_c \times \frac{16}{f_{CLK}}\right) = \phi_2 = \frac{2\pi}{2^{16}} \times 2 \quad (13)$$

即

$$2 = \text{round}\left(\text{mod}\left(\frac{f_c}{f_{CLK}} \times 16, 1\right) \times 2^{16}\right) \quad (14)$$

同理有

$$3 = \text{round}\left(\text{mod}\left(\frac{f_c}{f_{CLK}} \times 32, 1\right) \times 2^{16}\right) \quad (15)$$

$$4 = \text{round}\left(\text{mod}\left(\frac{f_c}{f_{CLK}} \times 48, 1\right) \times 2^{16}\right) \quad (16)$$

若系统中

$$f_{CLK} = 63.15 \text{ Mps}$$

$$f_c = 8.25 \text{ MHz}$$

则有

$$\begin{aligned} 1 &= 0 \\ 2 &= \text{round} \left\{ \text{mod} \left(\frac{8.25}{63.15} \times 16, 1 \right) \times 2^{16} \right\} = 171BH \\ 3 &= \text{round} \left\{ \text{mod} \left(\frac{8.25}{63.15} \times 32, 1 \right) \times 2^{16} \right\} = 2E36H \\ 4 &= \text{round} \left\{ \text{mod} \left(\frac{8.25}{63.15} \times 48, 1 \right) \times 2^{16} \right\} = 4552H \end{aligned}$$

2 数模转换器

数字中频调制器采用 AD 公司的高速、宽带数模转换芯片 AD9772A,其片内集成了带有 2 倍内插滤波器和锁相环路的低失真 DAC,芯片内部结构见图 3。AD9772A 最高支持 160MSPS 的输入数据速

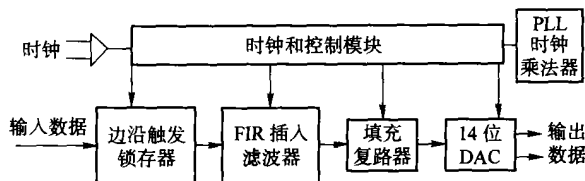


图 3 AD9772A 内部结构

Fig. 3 Configuration of AD9772A

率、0.1 dB 的带内波动、73 dB 的带外衰减和高达 74 dB 的无杂散动态范围 (SFDR), 能很好的满足 AD6622 输出数字信号的要求。

芯片主要参数有

输入字宽: 14 位

输入数据速率: f_{in} 150 Mps

系统内部时钟: f_{CLK} 400 Mps

3 数据映射网络设计

数据映射的目的就是将基带数字信号的 I 路和 Q 路均匀分配到 TSP 的四个信道上,并完成并串转换。在 WCDMA 系统中,基带送来的数据为 32 位的 I 路和 Q 路并行数据,速率是 3.84 Mps,而

AD6622 每个信道都是串行输入,而且最高输入速率是 0.96 Msp/s,所以单信道不能满足系统需求。这里通过在 AD6622 前要加一个数据映射网络来解决这个问题。在系统启动后,将第一组 I、Q 输入数据映射为第一个信道的输入;依次,第二组 I、Q 输入对应第二个通道输入;而当第五、九、...组输入数据到来时,映射网络又将其映射为第一个通道的输出(即每隔 4 组重新分配),其对应关系如图 4 所示。

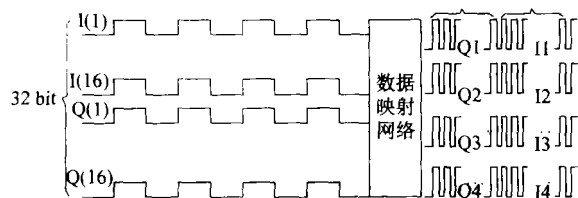


图 4 数据映射网络图

Fig. 4 Data mapping network

4 整形滤波器设计

基带信号进入 TSP 之前必须进行整形,因此整形滤波器也是数字中频调制器的重要组成部分,当 TSP 内部滤波器不能满足要求时,可采用外接 FPGA 实现滤波器的方法解决,这方面的资料较多^[7],此处从略。

5 结束语

本文给出了 WCDMA 系统中数字中频调制器的一种具体设计方法。所设计出的数字中频调制器已经对性能指标进行了具体测试,结果表明可满足 WCDMA 系统对数字中频调制器的要求。该数字中频调制器可以应用到宽带无线接入设备或者第三代移动通信基站设备中,具有较好的应用前景。

参考文献

- [1] 邱玲,朱近康,孙葆根. 第三代移动通信技术[M]. 北京:人民邮电出版社,2001
- [2] 孟令琴,毛峥,陈宁. AD6622 在 WCDMA 中的应用[J]. 电子技术,2001(10):54-56
- [3] 徐晓建,陈亮辉,郭建新. 数模转换芯片 AD9772A 的特点及其应用[J]. 电子工程师,2003(4):6-7
- [4] 吕久明,杨晓静,张玉. CDMA 与线性模拟调制通信质量的比较与分析[J]. 通信技术,2002(10):34-36
- [5] 王利众,费元春,郭德淳. DDS 在正交调制技术中的应用[J]. 电子技术应用,2002(3):48-49
- [6] 赵明忠. 基于 TMS320VC5402DSP 的无线通信系统中基带 DQPSK 调制解调器的研制[J]. 现代电子技术,2003(24):72-74
- [7] 郭经红,尤肖虎,程时昕. WCDMA 系统中匹配滤波器的 FPGA 实现[J]. 通信学报,2001(1):52-58

Design of a digital IF modulator in WCDMA system

NIE Wei SHI Lei WANG Lin

(College of Information Science and Technology, Beijing University of Chemical Technology, Beijing 100029, China)

Abstract: A digital IF modulator consisting of AD6622, AD9772A, data mapping network and rectifier filter was designed. The design of every part of the digital IF modulator in WCDMA, specially the particular application of AD6622 was introduced. The digital IF modulator designed meets the requirement of the WCDMA system.

Key words: digital IF; modulation; D/A converter; AD6622; AD9772A

(责任编辑 刘同帅)